

For more information, contact:

Brett Cline
Forte Design Systems
978-264-1855
brett@ForteDS.com

Gloria Nichols
Launch Marketing
650-851-6919
gloria@launchm.com

フォルテ、TLM 合成と消費電力最適化機能をサポート Cynthesizer 3.0 を ESL 合成のスタンダードに

カリフォルニア州サンノゼ 2006 年 1 月 23 日 フォルテ・デザイン・システムズはこのたび、ESL (Electronic System Level) 動作合成ソリューションである Cynthesizer の次世代バージョンについて発表しました。Cynthesizer v3.0 は、SystemC トランザクション レベル モデル (TLM) 合成および消費電力最適化をサポートした初めての ESL 動作合成ソリューションです。

「トランザクション レベルは標準的な動作レベルと比較して抽象度が大幅に高く、多くの利点があることは明らかです。業界リーダーである Cynthesizer のバージョン 3.0 は、システム設計者とハードウェア設計者が任意に抽象度を決定し、抽象度の高いデザインを設計および実装できるようにするだけでなく、消費電力最適化機能のサポートを併せ持つ、ESL 合成機能の標準となるものです。」とフォルテの顧客サービス担当副社長 Brett Cline は述べています。

TLM 合成により、さらに抽象度の高い設計を実現

最近の設計者は一般に、トランザクション レベル モデルで複雑な ASIC や SoC を検証します。TLM で使用されている抽象的なコミュニケーション メカニズムは一般にチャンネルと呼ばれ、ブロック間のデータの一貫性を保ちながら、アルゴリズムからインタフェースを分離し、扱いにくいハードウェア インタフェースの詳細記述から設計者を開放して、デザイン ブロック間の情報のやり取りを行います。この標準化されたモデル化手法によって抽象度が上がり、設計者はより短期間にデザインのモデル化を行うことができ、シミュレーションのパフォーマンスはピン精度動作レベルの約 25 倍、RTL の 100 倍以上と大幅に向上します。また、TLM と RTL 両方のレベルで設計を検証する 1 つの検証環境を確立し、ハードウェア ブロックの実装後すぐに検証を行うことができます。

フォルテの TLM 合成は、高速 SystemC TLM モデルに実装フローを統合し、シミュレーションと実装で共通のソース コードを使用する初めての動作合成です。Cynthesizer はバス固有のサイクル精度ピン レベル ハードウェア インタフェースの詳細記述を追加することで、TLM 記述から自動的に高品質の RTL を生成します。その工程は自動かつ高速で行われるため、設計者は簡単に、I/O インタフェースを変更して IP を多種多様なインタフェースに対応させることができます。これにより、

コストのかかる書き換えやリスクを低減し、様々なインタフェースが全体的な回路品質にどのように影響を与えるかを検討することができます。

設計者が短期間に結果を出せるために、フォルテは FIFO、メモリ インタフェース、ストリーミング インタフェース 用の合成可能な動作レベル IP を提供します。また、OSCI は最近 TLM 向け SystemC にクラスを追加し、高位のコミュニケーションを記述できるように拡張しました。フォルテの TLM 合成は OSCI TLM ライブラリを直接サポートしており、他の TLM 環境をサポートするようにフォルテまたはユーザーがカスタマイズすることができます。

消費電力最適化機能により設計初期段階でのトレードオフが可能に

今日の多くの ASIC および SoC 設計において、消費電力を許容範囲内に設計することは最重要事項となっています。このことは、90 nm 以下の設計においてはなおさらです。従来消費電力の最適化は、設計サイクルの最後である RTL 実装の段階で行われるのが一般的でした。しかしこの時点で変更は困難でコストは高くつきます。Cynthesizer v3.0 は、ゲーテッドクロックなどのよく知られている技術を活用して、設計の初期段階、つまり高位合成プロセスにおける消費電力の最適化をサポートしています。設計者が数週間から数ヶ月かかっていた、面積、パフォーマンス、消費電力のトレードオフを行う複数の RTL 実装候補は、Cynthesizer を特定の設計制約条件を満たすように指定することで、数分で簡単に生成することができるようになりました。これにより、設計者は特定の設計制約条件に合う RTL を選択することができます。これは従来の RTL 設計では実現できなかった機能です。

その他の機能および回路品質 (QoR) の最適化

Cynthesizer v3.0 にはサミット デザイン 社の SystemC 対応 Vista IDE へのサポートが追加されています。設計者は Vista を使用して短期間で動作レベルモデルのデバッグと検証を行うことができ、そのツールインテグレーション環境を通じてモデルを直接 Cynthesizer に渡すことができます。また、Cynthesizer v3.0 では生成される RTL の回路品質 (QoR) を向上させる機能が多数強化されており、設計者が利用できる合成可能な記述も拡張されています。

価格および使用形態

Cynthesizer v3.0 は 1 年間または 3 年間の期限付きソフトウェア製品です。TLM 合成および消費電力最適化機能は Cynthesizer への追加機能 (オプション製品) となります。価格に関しましては Forte 社の各国ローカルオフィスまたは代理店の担当営業までお問い合わせお願い申し上げます。

フォルテ社製 Cynthesizer について

フォルテの Cynthesizer は、抽象度の高いアルゴリズムから高品質のハードウェア デザインを自動生成することにより、複雑なチップやシステムの設計に必要な時間を大幅に短縮します。Cynthesizer はその品質に妥協することなくシリコンで実証

済みの実績があり、その結果は多くの場合マニュアル コーディングした RTL を上回ることができます。また、Cynthesizer は合成、検証、協調シミュレーションを含むトータルな環境を設計者に提供する唯一の動作合成ソリューションであり、100 以上の設計で使用され、世界 15 社以上の大手システムおよび半導体メーカーにおいて実設計に使用されています。

フォルテ・デザイン・システムズについて

フォルテ・デザイン・システムズ (Forte Design Systems) は抽象度の高い設計を可能にするソフトウェア製品を提供する先端企業です。フォルテの革新的な高位合成技術により、設計チームは ASIC、FPGA、SoC を使ってアルゴリズム デザインから複雑な電子システムを開発し、設計及び検証に要する時間を大幅に短縮することができます。フォルテ本社住所は 100 Century Center Court, San Jose, CA 95112。詳しくはフォルテのホームページ www.ForteDS.com をご覧下さい。

Cynthesizer は Forte Design Systems の登録商標です。

###