

プレスリリース

2005 年 10 月 4 日発表

詳細については、以下までお問い合わせください。

カリプト・デザイン・システムズ株式会社  
マーケティング  
山本 修作  
(045)470-2070  
[shusaku@calypto.com](mailto:shusaku@calypto.com)

フォルテ・デザイン・システムズ株式会社  
営業部長  
山田 育男  
(045)478-2268  
[yamada@forteds.com](mailto:yamada@forteds.com)

## カリプト社とフォルテ社、フォーマル検証ツールと 動作合成ツールの統合化のための共同開発

### SystemC 環境で初の統合ソリューション

カリフォルニア州サンタクララおよびサンノゼ – 2005 年 10 月 4 日 – 本日、システムレベルと RTL(Register Transfer Level)間のテクノロジー・リーダーであるカリプト・デザイン・システムズ、および抽象度の高い設計を可能にするソフトウェア製品の先端企業であるフォルテ・デザイン・システムズは、業界初となる SystemC ベースのシーケンシャル等価性検証ツールと動作合成ツールの統合計画を発表しました。

カリプト社の SLEC™ シーケンシャル等価性検証ツールとフォルテ社の Cynthesizer™ 動作合成ツールを組み合わせることにより、SystemC を用いる設計者は、抽象度の高いアルゴリズム記述から合成された RTL を素早く検証することができます。両社の提携は、Cynthesizer ユーザが必要としている SystemC と合成後の RTL の間の等価性を、高速かつ正確に検証できるようにします。

両社の多くのお客様は、この統合ソリューションが、システムレベル設計を更に広めていくものと見ています。論理合成と既存の等価性検証ツールであるコンビネーション等価性検証が、RTL からゲートレベルへの設計フローにおけるバックボーンであるように、動作合成とシーケンシャル等価性検証は、システムレ

ベルからの設計フローにおいて補完的な関係を持っています。SystemC からの動作合成フローにシーケンシャル等価性検証を適応することにより、合成前の SystemC シミュレーションで得られた検証結果を、合成後の RTL をシミュレーションなしに保証することができます。

「カリプト社は、SystemC を使用する最先端の設計チームに独自の検証ソリューションを提供しています。フォルテ社との共同開発により、ハードウェア・エンジニアは、上流での検証フローを大幅に向上させることができ、システムレベルの設計に確信を持つことができます」。(デバダス・バルマー (Devadas Varma)、カリプト・デザイン・システムズ、CEO)

「この 1 年半あまりで、SystemC および Cynthesizer の採用率が世界的に急増しています。Cynthesizer/SLEC の統合は、設計者がより抽象度の高い設計へ移行することにより、より完成された設計および検証フローを実現することができます。その結果、Cynthesizer と SystemC の採用がさらに増えると期待しています」。(ヤコブ・ヤコブソン (Jacob Jacobsson)、フォルテ・デザイン・システムズ、CEO)

### **カリプト社製 SLEC™について**

SLEC™ 製品ファミリーは、次世代の機能検証ツールです。業界初のシーケンシャル等価性検証ツールである SLEC は、システム・レベルから RTL の様々な抽象度で、異なるシーケンスを持つ 2 つのブロック・レベルのデザイン間に機能的な等価性があることを検証します。

### **フォルテ社製 Cynthesizer™について**

フォルテ社の Cynthesizer は、ビヘイビアレベルで記述された SystemC から Verilog RTL を自動生成する画期的な動作合成および設計製品です。世界の大手半導体およびシステム会社 10 社以上で製造に用いられている Cynthesizer は、SystemC 動作記述から最適な RTL コードを自動的に生成し、最先端の集積回路およびシステム・オン・チップの RTL を素早く実現します。

### **カリプト・デザイン・システムズについて**

2002 年に創立されたカリプト・デザイン・システムズ (Calypso Design Systems, Inc.) は、システムレベル設計と RTL 設計とのギャップを埋めることにより、設計コストおよびシリコンの再設計を大幅に削減することを可能にしています。当社は世界中の先進的な半導体システム企業にソフトウェア製品を提供しています。株式未公開のベンチャー企業である当社は、Cipio Partners、JAFCO Ventures、Tallwood Venture Capital および Walden International から資金提供を受けていま

す。当社はケイデンス社のコネクション・プログラム、IEEE Standards Association (IEEE-SA)、Open SystemC Initiative (OSCI)、シノプシス社のSystemVerilog Catalyst Program およびメンターグラフィックス社のOpenDoorプログラムに参加しています。当社に関する詳細な情報については、[www.calypto.com](http://www.calypto.com)をご覧ください。

#### フォルテ・デザイン・システムズについて

フォルテ・デザイン・システムズ(Forte Design Systems)は、抽象度の高い設計を可能にするソフトウェア製品を提供する先端企業です。フォルテの革新的な動作合成技術により設計チームはASIC、FPGA、SoCを使ってアルゴリズム・デザインから複雑な電子システムを開発し、設計および検証に要する時間を大幅に短縮することができます。フォルテ本社住所は100 Century Center Court, San Jose, CA 95112。詳しくはフォルテのホームページ[www.ForteDS.com](http://www.ForteDS.com)をご参照ください。

Calypto および SLEC は、Calypto Design Systems, Inc.の登録商標です。Cynthesizer は、Forte Design Systems の登録商標です。本書におけるその他の登録商標はそれぞれ各社の登録商標です。

###